

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-298304

(43) 公開日 平成9年(1997)11月18日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/786			H 0 1 L 29/78	6 1 3 A
G 0 2 F 1/1343			G 0 2 F 1/1343	
	1/136	5 0 0	1/136	5 0 0
H 0 1 L 21/316			H 0 1 L 21/316	T
21/336			29/78	6 1 6 A
審査請求 未請求 請求項の数 6 F D (全 12 頁) 最終頁に続く				

(21) 出願番号 特願平8-139458

(22) 出願日 平成8年(1996)5月8日

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 竹井 美智子

神奈川県厚木市旭町4-1-5 古郡ハイ  
ツ108号

(72) 発明者 大堀 達也

東京都町田市森野2-1-8 サンコート  
町田203号

(72) 発明者 張 宏勇

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

最終頁に続く

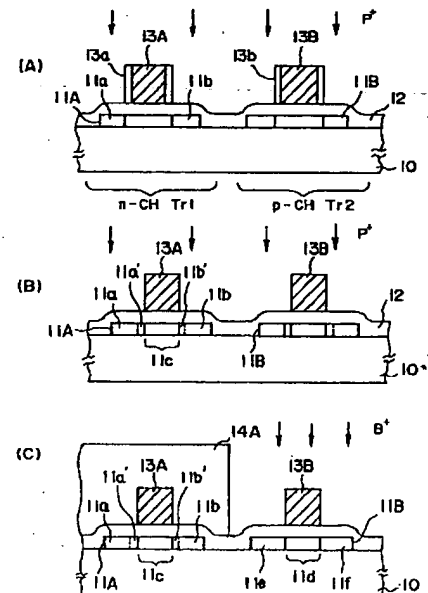
(54) 【発明の名称】 液晶表示装置の製造方法および半導体装置の製造方法

(57) 【要約】

【課題】 マスク工程を減らした、LDD構造を有する薄膜トランジスタの形成方法を提供することを概括的目的とする。

【解決手段】 薄膜トランジスタのゲート電極を陽極酸化し、このようにして形成された陽極酸化膜をマスクとしてイオン注入を行い、また同一基板上にpチャネルトランジスタとnチャネルトランジスタが形成される場合、いずれのトランジスタの領域にも初めに第1の導電型の不純物を、前記陽極酸化膜をマスクとしてイオン注入し、次いで一方のトランジスタの領域をレジストでマスクして第2の導電型の不純物のイオン注入を実行する。

本発明の原理を説明する図



## 【特許請求の範囲】

【請求項1】 陽極酸化可能な金属材料よりなるゲート電極を有する半導体装置の製造方法において、半導体層上に形成されたゲート電極を陽極酸化して、ゲート電極側壁に陽極酸化膜を形成する工程と、前記ゲート電極が担持された前記半導体層中に、前記ゲート電極およびその側壁の陽極酸化膜をマスクとして、第1の導電型の不純物を導入して、前記陽極酸化膜の外側に第1の導電型の領域を形成する工程と、前記陽極酸化膜を除去した後、前記ゲート電極をマスク10に、前記半導体層中に前記第1の導電型の不純物をさらに導入する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】 陽極酸化可能な金属材料よりなるゲート電極を有する半導体装置の製造方法において、半導体層上に、ゲート酸化膜を介してゲート電極を形成する工程と、前記ゲート電極を陽極酸化して、ゲート電極側壁に陽極酸化膜を形成する工程と、前記ゲート電極および前記陽極酸化膜をマスクに、前記20ゲート酸化膜をエッチングする工程と、前記陽極酸化膜を除去する工程と、前記半導体パターン中に、前記ゲート電極をマスクとして、第1の導電型の不純物を、前記ゲート酸化膜で覆われている部分には第1の濃度で、また前記ゲート酸化膜で覆われていない部分には、前記第1の濃度よりも大きい第2の濃度で導入する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】 前記第1および第2の電極はAl、Al合金またはTaよりなり、前記陽極酸化膜は、前記第230の電極の側壁にも形成されることを特徴とする請求項1または2記載の液晶表示装置の製造方法。

【請求項4】 液晶パネルを構成する絶縁基板上に第1のゲート電極と第1の導電型チャネルを有する第1のトランジスタと、第2のゲート電極と第2の導電型チャネルを有する第2のトランジスタとを備えた液晶表示装置の製造方法において、(a) 前記第1のゲート電極側壁に、陽極酸化法により陽極酸化膜を形成する工程と、(b) 前記第1のトランジスタの活性部を構成する前記基板上の第1の半導体パターン中に、前記第1のゲート電極およびその側壁の陽極酸化膜をマスクに、第1の導電型の不純物を導入して、前記陽極酸化膜の外側に第1の導電型の領域を形成する工程と、(c) 前記工程(b)と同時に実行され、前記第2のトランジスタの活性部を構成する前記基板上の第2の半導体パターン中に、前記第2のゲート電極をマスクに、前記第1の導電型の不純物を導入して、前記第2のゲート電極の外側に第1の導電型の領域を形成する工程と、(d) 前記陽極酸化膜を除去した後、前記第1および第2のゲート電極をマスクに、前記第1および第2の半導体パターン中50

に前記第1の導電型の不純物を導入する工程と、(e)

前記第1のトランジスタを保護マスクにより保護し、前記第2の半導体パターン中に、前記第2の電極をマスクとして、第2の導電型の不純物を導入する工程とを含むことを特徴とする、液晶表示装置の製造方法。

【請求項5】 液晶パネルを構成する絶縁基板上に第1のゲート電極と第1の導電型チャネルを有する第1のトランジスタと、第2のゲート電極と第2の導電型チャネルを有する第2のトランジスタとを形成した液晶表示装置の製造方法において、(a) 前記第1のトランジスタの活性部を構成する前記基板上の第1の半導体パターン上に、ゲート酸化膜を介して第1のゲート電極を形成する工程と、(b) 前記第1のゲート電極側壁に、陽極酸化法により陽極酸化膜を形成する工程と、(c) 前記ゲート電極および前記陽極酸化膜をマスクに、前記ゲート酸化膜をエッチングする工程と；(d) 前記陽極酸化膜を除去する工程と；(e) 前記第1のトランジスタの活性部を構成する前記基板上の第1の半導体パターン中に、前記第1のゲート電極をマスクに、第1の導電型の不純物を導入して、前記陽極酸化膜の外側に第1の導電型の領域を形成する工程と、(f) 前記工程(e)と同時に実行され、前記第2のトランジスタの活性部を構成する前記基板上の第2の半導体パターン中に、前記第2のゲート電極をマスクに、第1の導電型の不純物を導入して、前記第2のゲート電極の外側に第1の導電型の領域を形成する工程と、(g) 前記第1のトランジスタを保護マスクにより保護し、前記第2の半導体パターン中に、前記第2の電極をマスクとして、第2の導電型の不純物を導入する工程とを含むことを特徴とする、液晶表示装置の製造方法。

【請求項6】 前記第2の不純物を導入する工程は、前記第2の不純物濃度が、前記第2のパターン中において前記第1の不純物濃度よりも高くなるように実行されることを特徴とする請求項4または5記載の液晶表示装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は一般に液晶表示装置に関し、特にガラス基板上に形成された薄膜トランジスタを有する液晶表示装置に関する。

【0002】液晶表示装置はいわゆるラップトップ型と称される携帯型情報処理装置の表示装置として広く使われている。また、最近では、液晶表示装置をいわゆるデスクトップ型と称する固定型情報処理装置の高解像度カラー表示装置として使おうとする試みも始まっている。

【0003】液晶表示装置においてかかる高解像度カラー表示を達成するためには、個々の画素を薄膜トランジスタ(TFT)により駆動する、いわゆるアクティブマトリクス方式の液晶表示装置が適している。アクティブマトリクス駆動方式を使うことにより、単純マトリクス

方式において生じる画素間のクロストークを排除することができ、優れた表示特性が得られる。かかるアクティブマトリクス駆動方式では、液晶パネルを構成するガラス基板の一方にTFTが配列され、個々のTFTは対応する透明な画素電極への印加電圧を制御する。

【0004】ところで、かかるアクティブマトリクス方式の液晶表示装置においては、TFTは非晶質のガラス基板上に形成されるため、通常の単結晶Si基板上のトランジスタと異なり、チャネル層等の活性部として非晶質シリコンあるいは多結晶のいわゆるポリシリコンが使われる。このうち、ポリシリコンはアモルファスシリコンに比べてキャリアの移動度が大きいため、TFTとして好適であるが、構造中に結晶粒界を含む等、単結晶Siにくらべて実質的に高い欠陥密度を有し、その結果このようなポリシリコンTFTではリーク電流が多くなる傾向がある。

【0005】かかるリーク電流を可能な限り減少させるため、液晶表示装置のTFTでは、いわゆるLDD (LIGHTLY DOPED DRAIN) 構造が使われることが多い。LDD構造では、ドレイン領域のうちチャネル領域に隣接する部分の不純物濃度をやや減少させ、かかる不純物濃度が減少した部分に電界を加えることで、チャネル領域への電界の集中を緩和する。

#### 【0006】

【従来の技術】図10は、かかる従来のポリシリコンTFTの製造工程を説明する図である。図10を参照するに、ガラス基板10上にはnチャネルトランジスタおよびpチャネルトランジスタにそれぞれ対応してポリシリコンパターン11A、11Bが形成されており、ポリシリコンパターン11A、11B上にはそれぞれゲート酸化膜12A、12Bを介してゲートパターン13A、13Bが形成されている。

【0007】図10(A)の工程では、さらにpチャネルトランジスタTr<sub>2</sub>が形成される領域がレジスト14Bにより保護され、この状態でP<sup>+</sup>のイオン注入がゲート電極13Aをマスクに実行され、その結果ポリシリコンパターン11A中に、ゲート電極13Aに対応するチャネル領域11cにより隔てられて、nチャネルトランジスタTr<sub>1</sub>のソースおよびドレイン領域となるn型領域11a、11bが形成される。

【0008】次に、図10(B)の工程で前記レジスト14Bが除去され、さらに図10(A)の工程で形成されたnチャネルトランジスタTr<sub>1</sub>を覆うように別のレジスト14Aが堆積され、この状態でB<sup>+</sup>のイオン注入が、ゲート電極13Bをマスクに実行される。その結果、前記ポリシリコンパターン11B中には、ゲート電極13B直下のチャネル領域11dにより隔てられてp型領域11e、11fが形成される。

【0009】さらに、レジスト14Aを剥離後熱処理を行うことにより、ガラス基板10上にはnチャネルト

ンジスタTr<sub>1</sub> およびpチャネルトランジスタTr<sub>2</sub> よりなる回路が形成される。

【0010】このようなnチャネル、あるいはpチャネルトランジスタにおいて前記LDD構造を形成する場合には、従来例えば図11(A)に示すように、形成されたトランジスタTr<sub>1</sub>上に酸化膜15を堆積し、これを上方からRIEにより異方性エッチングすることにより、図11(B)に示すようにゲート電極側壁に酸化膜15a、15bを形成し、かかる酸化膜を有するゲート電極をマスクにさらにイオン注入を行うことにより、領域11a、11bを高濃度にドーピングし、チャネル領域との間にLDD領域11a'、11b'を残すようにしていた。同様な工程は、pチャネルトランジスタTr<sub>2</sub>についても実行される。

#### 【0011】

【発明が解決しようとする課題】しかし、このような従来のTFTの製造工程は、図10(A)、(B)に示したようにマスク工程が2回必要で、しかも図10(A)の工程のP<sup>+</sup>のイオン注入で使ったマスクは、容易に除去できないという問題点を有する。このようなレジストを除去する場合にはかなり長時間のアッシングを行う必要があるが、このような処理はガラス基板上に低温で形成されたTFTの特性に悪影響を与える可能性がある。

【0012】さらに、TFTにLDD構造を形成しようとする場合にも、図11(A)、(B)に示すように、酸化膜15を堆積し、これをRIEにより異方性エッチングし、さらに得られた側壁酸化膜15a、15bをマスクにイオン注入を行うという工程が必要になるため、TFTの製造工程が複雑になってしまうという課題があった。側壁酸化膜を使わず別のマスクを使ってLDD構造を形成することも可能ではあるが、その場合にはさらに余計なマスク工程が増えることになる。

【0013】そこで、本発明は、上記の課題を解決した新規で有用な薄膜トランジスタの製造方法を提供することを概括的目的とする。本発明のより具体的な目的は、マスク工程を削減したLDD構造を有する薄膜トランジスタの製造方法を提供することにある。

#### 【0014】

【課題を解決するための手段】本発明は、上記の課題を、請求項1に記載したように、陽極酸化可能な金属材料よりなるゲート電極を有する半導体装置の製造方法において、半導体層上に形成されたゲート電極を陽極酸化して、ゲート電極側壁に陽極酸化膜を形成する工程と、前記ゲート電極が担持された前記半導体層中に、前記ゲート電極およびその側壁の陽極酸化膜をマスクとして、第1の導電型の不純物を導入して、前記陽極酸化膜を除去した後、前記ゲート電極をマスクに、前記半導体層中に前記第1の導電型の不純物をさらに導入する工程とを含むことを特徴とする半導体装置の製造方法に

より、または

【0015】請求項2に記載したように、陽極酸化可能な金属材料よりなるゲート電極を有する半導体装置の製造方法において、半導体層上に、ゲート酸化膜を介してゲート電極を形成する工程と、前記ゲート電極を陽極酸化して、ゲート電極側壁に陽極酸化膜を形成する工程と、前記ゲート電極および前記陽極酸化膜をマスクに、前記ゲート酸化膜をエッチングする工程と、前記陽極酸化膜を除去する工程と、前記半導体パターン中に、前記ゲート電極をマスクとして、第1の導電型の不純物を、前記ゲート酸化膜で覆われている部分には第1の濃度で、また前記ゲート酸化膜で覆われていない部分には、前記第1の濃度よりも大きい第2の濃度で導入する工程とを含むことを特徴とする半導体装置の製造方法により、または

【0016】請求項3に記載したように、前記第1および第2の電極はA1、A1合金またはTaよりなり、前記前記陽極酸化膜は、前記第2の電極の側壁にも形成されることを特徴とする請求項1または2載の液晶表示装置の製造方法により、または

【0017】請求項4に記載したように、液晶パネルを構成する絶縁基板上に第1のゲート電極と第1の導電型チャネルを有する第1のトランジスタと、第2のゲート電極と第2の導電型チャネルを有する第2のトランジスタとを備えた液晶表示装置の製造方法において、(a)

前記第1のゲート電極側壁に、陽極酸化法により陽極酸化膜を形成する工程と、(b) 前記第1のトランジスタの活性部を構成する前記基板上の第1の半導体パターン中に、前記第1のゲート電極およびその側壁の陽極酸化膜をマスクに、第1の導電型の不純物を導入して、前記陽極酸化膜の外側に第1の導電型の領域を形成する工程と、(c) 前記工程(b)と同時に実行され、前記第2のトランジスタの活性部を構成する前記基板上の第2の半導体パターン中に、前記第2のゲート電極をマスクに、前記第1の導電型の不純物を導入して、前記第2のゲート電極の外側に第1の導電型の領域を形成する工程と、(d) 前記陽極酸化膜を除去した後、前記第1および第2のゲート電極をマスクに、前記第1および第2の半導体パターン中に前記第1の導電型の不純物を導入する工程と、(e) 前記第1のトランジスタを保護マスクにより保護し、前記第2の半導体パターン中に、前記第2の電極をマスクとして、第2の導電型の不純物を導入する工程とを含むことを特徴とする、液晶表示装置の製造方法により、または

【0018】請求項5に記載したように、液晶パネルを構成する絶縁基板上に第1のゲート電極と第1の導電型チャネルを有する第1のトランジスタと、第2のゲート電極と第2の導電型チャネルを有する第2のトランジスタとを形成した液晶表示装置の製造方法において、

(a) 前記第1のトランジスタの活性部を構成する前

記基板上の第1の半導体パターン上に、ゲート酸化膜を介して第1のゲート電極を形成する工程と、(b) 前記第1のゲート電極側壁に、陽極酸化法により陽極酸化膜を形成する工程と、(c) 前記ゲート電極および前記陽極酸化膜をマスクに、前記ゲート酸化膜をエッチングする工程と；(d) 前記陽極酸化膜を除去する工程と；(e) 前記第1のトランジスタの活性部を構成する前記基板上の第1の半導体パターン中に、前記第1のゲート電極をマスクに、第1の導電型の不純物を導入して、前記陽極酸化膜の外側に第1の導電型の領域を形成する工程と、(f) 前記工程(e)と同時に実行され、前記第2のトランジスタの活性部を構成する前記基板上の第2の半導体パターン中に、前記第2のゲート電極をマスクに、第1の導電型の不純物を導入して、前記第2のゲート電極の外側に第1の導電型の領域を形成する工程と、(g) 前記第1のトランジスタを保護マスクにより保護し、前記第2の半導体パターン中に、前記第2の電極をマスクとして、第2の導電型の不純物を導入する工程とを含むことを特徴とする、液晶表示装置の製造方法により、または

【0019】請求項6に記載したように、前記第2の不純物を導入する工程は、前記第2の不純物濃度が、前記第2のパターン中において前記第1の不純物濃度よりも高くなるように実行されることを特徴とする請求項4または5記載の液晶表示装置の製造方法により解決する。

【0020】図1(A)～(C)は、本発明の原理を説明する図である。図1(A)～(C)を参照するに、透明基板10上には、図8の場合と同様にnチャネルトランジスタ $Tr_1$ の活性領域を構成するポリシリコンパターン11Aが形成されており、さらにポリシリコンパターン11A上にはゲート酸化膜12を介してA1パターン13Aが、ゲート電極として形成されている。同様に、ガラス基板10上には、pチャネルトランジスタ $Tr_2$ の活性領域を構成するポリシリコンパターン11Bが形成されており、さらにポリシリコンパターン11B上には前記ゲート絶縁膜12を介してA1パターン13Bが、ゲート電極として形成されている。

【0021】まず図1(A)の工程において、前記ゲート電極13A、13Bの側壁面には陽極酸化工程により陽極酸化膜13a、13bが形成され、かかる陽極酸化膜を担持したゲート電極13A、13Bをマスクに、 $P^+$ 等のイオン注入が実行され、その結果、前記ポリシリコンパターン11A中には、前記陽極酸化膜13aの外側にn型領域11a、11bが形成される。その際、トランジスタ $Tr_1$ と $Tr_2$ のイオン注入は、特にレジストマスクを使わずに実行され、その結果、同様なn型領域は、ポリシリコンパターン11B中にも形成される。

【0022】次に、図1(B)の工程において、前記陽極酸化膜13a、13bが除去され、電極13A、13B自体をマスクに $P^+$ のイオン注入がさらに実行され

る。その結果、前記n型領域11a, 11bはさらに高濃度にドーピングされ、また領域11a, 11bの内側に、より不純物濃度の低い領域11a', 11b'が、チャネル領域11cを挟むように形成される。同様な低不純物濃度領域は、ポリシリコンパターン11Bにも形成される。

【0023】次に、図1(C)の工程において、前記nチャネルトランジスタ $T_{r1}$ がレジストマスク14Aにより保護され、この状態でp型の不純物、例えば $B^+$ がイオン注入により、トランジスタ $T_{r2}$ の領域に導入される。その結果、ポリシリコンパターン11B中に、チャネル領域11dを挟むようにp型領域11e, 11fが形成される。

【0024】かかる工程によれば、掲載されたトランジスタ $T_{r1}$ はソースあるいはドレインとして作用する拡散領域11a, 11bとチャネル領域11cとの間に低濃度ドーピング領域11a', 11b'が形成された、いわゆるLDD構造を有し、チャネル領域11cへの電界集中によるリーク電流の増大を回避するのに有利である。本発明では、かかるLDD構造が、A1電極パターン13Aの側壁に形成された陽極酸化膜膜を使うことにより、非常に簡単に形成できる。液晶表示装置で使われるTFTでは、ガラス基板上にTFTを形成するために低温処理が必要で、このためゲート電極として、通常のMOSデバイスで使われるポリシリコンの代わりに低温で形成できるA1が使われる。このため、本発明によるLDD構造の形成方法は、液晶表示装置の製造工程で特に有利である。

【0025】また、図1(A)～(C)の工程では、従来必要であった図8(A)のマスク工程が不要になり、これに伴いTFTの製造工程が大幅に簡素化される。図8(A)のマスク工程は、レジストマスク14Bの形成のみならず除去をも含んでいるが、先にも説明したように、Pを打ち込まれたレジストは除去が困難で、このために長い処理時間を要していた。本発明は、このようなレジストの除去工程も不要とし、その結果液晶表示装置の製造スループットを大きく増大させることが可能である。

【0026】

【発明の実施の形態】図2(A)～(C)および図3(D)～(F)は、本発明の第1実施例による、液晶表示装置基板上へのTFTの製造工程を説明する図である。

【0027】図2(A)を参照するに、まずガラス基板20上にアモルファスシリコン層が、PCVD法により250°Cの温度で50nmの厚さに堆積され、これを550°C、20時間の熱処理によりポリシリコン層に変換した後、パターニングしてポリシリコンパターン21A, 21Bを形成する。さらに前記ポリシリコンパ

VD法により100nmの厚さに堆積し、この上にさらにA1層をスパッタにより、400nmの厚さに堆積する。さらに、かかる構造を酒石酸等の電解液中に浸漬し、電流を流すことにより、前記A1層の表面に、レジストとの密着性を向上させる緻密な酸化膜を、陽極酸化法により形成する。このようにして形成された酸化膜で覆われたA1層をパターニングすることにより、図2(A)に示すように、酸化膜(23A), (23B)をそれぞれ担持したA1電極パターン23A, 23Bが形成される。

【0028】次に、図2(B)の工程において、図2(A)の構造を、約30°Cのシュウ酸水溶液中に浸漬し、約35分間通電することにより前記電極パターン23A, 23Bの側壁に、それぞれ比較的粗な $Al_2O_3$ よりなる側壁酸化膜23a, 23bを陽極酸化により形成する。

【0029】図2(B)の工程では、かかる陽極酸化工程の後、前記ゲート電極23A, 23Bおよび側壁酸化膜23a, 23bをマスクとして $P^+$ のイオン注入を、典型的には加速電圧80keV、ドーズ $1 \times 10^{15} \text{ cm}^{-2}$ で実行し、前記ポリシリコンパターン21Aの側壁酸化膜23aよりも外側の部分にn型領域21a, 21bを形成する。かかるイオン注入は、同時にポリシリコンパターン21Bにおいてもなされ、その結果ポリシリコンパターン21B中、前記側壁酸化膜23bよりも外側の部分21c, 21dがn型にドーピングされる。

【0030】次に、図2(C)の工程で、45°CのA1混酸を使つて前記側壁酸化膜23a, 23bを除去した後、ポリシリコンパターン21A, 21B中に、さらに $P^+$ のイオン注入を、加速電圧70keV、ドーズ $3 \times 10^{14} \text{ cm}^{-2}$ で実行し、前記n型領域21a, 21bの内側に弱ドーピング領域23a', 23b'を形成する。すなわち、前記弱ドーピング領域23a', 23b'は、ポリシリコンパターン21Aのうち、ゲート電極23A直下のチャネル領域21eと前記n型領域21aとの間、および前記チャネル領域21eとn型領域21bとの間にそれぞれ形成される。また、ポリシリコンパターン21Bにも同様な弱ドーピング領域21c', 21d'が、それぞれチャネル領域21fとn型領域21cとの間、およびチャネル領域21fとn型領域21dとの間に形成される。

【0031】図2(C)の工程の結果、ポリシリコンパターン21A中には、nチャネルTFTトランジスタ $T_{r1}$ が形成される。また、図2(C)の工程の段階では、ポリシリコンパターン21B中にも、同様なnチャネルTFTトランジスタが形成されている。

【0032】次に、図3(D)の工程で、前記nチャネルTFT $T_{r1}$ は、レジストパターン24Aにより保護され、この状態で $B^+$ のイオン注入が、典型的には加速電圧60keV、 $3 \times 10^{15} \text{ cm}^{-2}$ のドーズで実行さ

れ、その結果ポリシリコンパターン22中には、p型領域21gおよび21hが、ゲート電極23B直下のチャネル領域21fを除いて形成される。前記p型領域21gおよび21hは、図3(D)のイオン注入工程以前の状態では、工程(B)、(C)で導入されたP<sup>+</sup>によりn型にドーピングされていたが、図3(D)のイオン注入工程のドーピング量は先のイオン注入工程のドーピング量よりも多く設定されているために、先に導入されているn型不純物の効果は打ち消される。

【0033】次に、図3(E)の工程でレジスト24Aが除去され、さらに得られた構造をエネルギーが400mJのXeClエキシマレーザを照射することによりアニールし、導入された不純物を活性化する。

【0034】さらに、図3(F)の工程で、図3(E)の構造上にSiN膜25を堆積し、これにコンタクトホールを形成した後A1配線パターン26を形成することにより、液晶表示装置のガラス基板上に、LDD構造を有するnチャネルTFTとpチャネルTFTとを備えた構造が得られる。

【0035】次に、本発明の第2実施例を図4(A)～(B)、図5(C)～(D)および図6(E)～(G)を参照しながら説明する。

【0036】図4(A)を参照するに、まずガラス基板30上にアモルファスシリコン層をPCVD法により、250°Cの温度で50nmの厚さに堆積し、これを550°Cで4時間熱処理した後、KrFエキシマレーザにより600mJのエネルギーで照射して結晶化させ、ポリシリコン層に変換する。さらに、このようにして形成されたポリシリコン層をパターニングしてポリシリコンパターン31A、31Bを形成し、前記ポリシリコンパターン31A、31Bを覆うようにSiO<sub>2</sub>膜32をPCVD法により150nmの厚さに堆積する。この上にさらにAl-Si合金層をスパッタにより300nmの厚さに堆積し、かかる構造を酒石酸等の電解液中に浸漬し、電流を流すことにより、前記Al合金層の表面に、レジストとの密着性を向上させる緻密なAl酸化膜を、陽極酸化法により形成する。このようにして形成された酸化膜で覆われたAl合金層をレジスト塗布の後パターニングすることにより、図4(A)に示すように、酸化膜(33A)、(33B)をそれぞれ担持したAl電極パターン33A、33Bが形成される。

【0037】次に、図4(B)の工程において、図4(A)の構造を、約30°Cのシュウ酸水溶液中に浸漬し、約35分間通電することにより前記電極パターン33A、33Bの側壁に、それぞれ比較的粗なAl<sub>2</sub>O<sub>3</sub>よりなる側壁酸化膜33a、33bを陽極酸化により形成する。

【0038】さらに、図5(C)の工程において、前記電極パターン33A、33B、および側壁酸化膜(33a)、(33b)をマスクに、前記SiO<sub>2</sub>膜32

をドライエッチングによりエッチングし、ゲート酸化膜パターン32A、32Bをそれぞれ電極パターン33A、33Bに対応して形成する。

【0039】図5(C)の工程では、かかる陽極酸化工程の後、さらに前記ゲート電極33A、33Bおよび側壁酸化膜33a、33bをマスクとしてP<sup>+</sup>のイオン注入を、典型的には加速電圧10keV、ドーピング量 $1 \times 10^{15} \text{ cm}^{-2}$ で実行し、前記ポリシリコンパターン31Aの側壁酸化膜33aよりも外側の部分にn型領域31a、31bを形成する。かかるイオン注入は、同時にポリシリコンパターン31Bにおいてもなされ、その結果ポリシリコンパターン31B中、前記側壁酸化膜33bよりも外側の部分31c、31dがn型にドーピングされる。

【0040】次に、図5(D)の工程で、45°CのAl混酸を使って前記側壁酸化膜33a、33bを除去した後、ポリシリコンパターン31A、31B中に、さらにP<sup>+</sup>のイオン注入を、加速電圧50keV、ドーピング量 $3 \times 10^{14} \text{ cm}^{-2}$ で実行し、前記n型領域31a、31bの内側にn<sup>-</sup>型の弱ドーピング領域33a'、33b'を形成する。すなわち、前記弱ドーピング領域33a'、33b'は、ポリシリコンパターン31Aのうち、ゲート電極33A直下のチャネル領域31eと前記n型領域31aとの間、および前記チャネル領域31eとn型領域31bとの間にそれぞれ形成される。また、ポリシリコンパターン31Bにも同様なn<sup>-</sup>型の弱ドーピング領域31c'、31d'が、それぞれチャネル領域31fとn型領域31cとの間、およびチャネル領域31fとn型領域31dとの間に形成される。

【0041】図5(D)の工程の結果、ポリシリコンパターン31A中には、nチャネルTFTトランジスタTr<sub>1</sub>が形成される。また、図5(D)の工程の段階では、ポリシリコンパターン31B中にも、同様なnチャネルTFTトランジスタが形成されている。

【0042】次に、図6(E)の工程で、前記nチャネルTFTTr<sub>1</sub>は、レジストパターン34Aにより保護され、この状態でB<sup>+</sup>のイオン注入が、典型的には加速電圧20keV、 $3 \times 10^{15} \text{ cm}^{-2}$ のドーピング量で実行され、その結果ポリシリコンパターン32中には、p型領域31gおよび31hが、ゲート電極33B直下のチャネル領域31fを除いて形成される。前記p型領域31gおよび31hは、図6(E)のイオン注入工程以前の状態では、図5の工程(C)、(D)で導入されたP<sup>+</sup>によりn型にドーピングされていたが、図4(D)のイオン注入工程のドーピング量は先のイオン注入工程のドーピング量よりも多く設定されているために、先に導入されているn型不純物の効果は打ち消される。

【0043】次に、図6(F)の工程でレジスト34Aが除去され、さらに得られた構造をエネルギーが350mJのKrFエキシマレーザを照射することによりアニールし、導入された不純物を活性化する。

【0044】さらに、図6 (G) の工程で、図6 (F) の構造上にSiN膜35を堆積し、これにコンタクトホールを形成した後Al配線パターン36を形成することにより、液晶表示装置のガラス基板上に、LDD構造を有するnチャネルTFTとpチャネルTFTとを備えた構造が得られる。

【0045】次に、図7 (A) ~ (B)、図8 (C) ~ (D) および図9 (E) ~ (G) を参照しながら、本発明の第3実施例を説明する。ただし、図中、先に説明した部分に対応する部分は同一の参照符号を付し、説明を省略する。図7 (A) を参照するに、まずガラス基板30上にアモルファスシリコン層をPCVD法により80nmの厚さに堆積し、これを600°Cで10時間熱処理した後、Arレーザにより全面を照射して結晶化させ、ポリシリコン層に変換する。さらに、このようにして形成されたポリシリコン層をパターンングしてポリシリコンパターン31A、31Bを形成し、前記ポリシリコンパターン31A、31Bを覆うようにSiO<sub>2</sub>膜32をPCVD法により80nmの厚さに堆積する。この上にさらにAl-Si合金層をスパッタにより350nmの厚さに堆積し、かかる構造を酒石酸等の電解液中に浸漬し、電流を流すことにより、前記Al合金層の表面に、レジストとの密着性を向上させる緻密なAl酸化膜を、陽極酸化法により形成する。さらに、レジストR塗布後、このようにして形成された酸化膜で覆われたAl合金層をパターンングすることにより、図7 (A) に示すように、酸化膜(33A)、(33B)をそれぞれ担持したAl電極パターン33A、33Bが形成される。

【0046】次に、図7 (B) の工程において、図7 (A) の構造を、約30°Cのシュウ酸水溶液中に浸漬し、約35分間通電することにより前記電極パターン33A、33Bの側壁に、それぞれ比較的粗なAl<sub>2</sub>O<sub>3</sub>よりなる側壁酸化膜33a、33bを陽極酸化により形成する。さらに、その後、前記レジストRを剥離する。さらに、図8 (C) の工程において、前記電極パターン33A、33Bおよび陽極酸化膜33a、33bをマスクに前記SiO<sub>2</sub>膜32をエッチングし、電極パターン33A、33Bおよび陽極酸化膜33a、33bに対応してゲート酸化膜32Aおよび32Bをそれぞれ形成する。図8 (C) の工程では、先の実施例と異なり、イオン注入はまだなされない。

【0047】次に、図8 (D) の工程で、45°CのAl混酸を使って前記側壁酸化膜33a、33bを除去した後、ポリシリコンパターン31A、31B中に、P<sup>+</sup>のイオン注入を、加速電圧40keV、ドーズ1×10<sup>15</sup>cm<sup>-2</sup>で実行し、前記ポリシリコンパターン31A中にn型領域31a、31bを、またn型領域31a、31bの内側にn<sup>-</sup>型の弱ドープ領域33a'、33b'を、同時に形成する。また、ポリシリコンパターン31

Bにも同様なn型領域31c、31dとn<sup>-</sup>型の弱ドープ領域31c'、31d'とが形成される。

【0048】図9 (E) 以降の工程は、図6 (E) ~ (G) の工程と実質的に同じであり、説明を省略する。

【0049】本実施例の工程によれば、LDD構造を形成する際にP<sup>+</sup>イオンを打ち込む工程が一回で済み、工程数の削除が可能である。

【0050】以上の説明では、陽極酸化可能なゲート電極の材料としてAlあるいはAl合金を記載したが、ゲート電極としては例えばTa等、別の陽極酸化可能な材料を使ってもよい。

【0051】また、図2 (B) あるいは図4 (B) の陽極酸化工程において、前記粗な陽極酸化膜23a、23bあるいは33a、33bが形成された後も陽極酸化処理を継続し、これらの陽極酸化膜のさらに内側により緻密な、陽極酸化膜(23A)、(23B)等と同等の陽極酸化膜を形成してもよい。このようないわゆるバリア酸化膜を形成することにより、ゲート電極23A、23B等の、レーザ照射によるアニール工程の際の耐性を向上させることができる。

【0052】以上、本発明を好ましい実施例について説明したが、本発明はかかる実施例に限定されるものではなく、特許請求の範囲に記載した本発明の要旨内において様々な変形・変更が可能である。

【0053】

【発明の効果】請求項1および4記載の本発明の特徴によれば、側壁を陽極酸化したゲート電極をマスクとしてイオン注入を行い、さらに陽極酸化膜を除去してイオン注入を実行することにより、非常に簡単な工程でLDD構造を有するTFTを形成することができる。特に液晶表示装置の場合、TFTのゲート電極として陽極酸化に適したAlあるいはその合金を使うことが多いため、本発明の方法は特に適している。特に、請求項4記載の特徴によれば、同一基板上にpチャネルおよびnチャネルのTFTを同時に形成する際にマスクの数を削減できるため、液晶表示装置の製造工程が簡素化される。

【0054】請求項2および5記載の本発明の特徴によれば、陽極酸化膜を担持するゲート電極をマスクとしてゲート酸化膜をエッチングし、これにつづいて前記陽極酸化膜を除去することにより、LDD構造を有するTFTを形成する際に、マスク数をさらに一つ減らすことが可能になる。

【0055】さらに、請求項1~3記載の本発明の特徴によれば、ゲート電極として陽極酸化が可能なAl、Al合金あるいはTa等の金属を使うことにより、液晶表示装置のTFTに限らず、一般の半導体装置においても、LDD構造を簡単に形成することが可能になる。

【0056】請求項6記載の特徴によれば、マスク工程を削減することにより、第1の導電型の半導体装置を形成する領域が最初のイオン注入の結果、逆の第2の導電

13

型にドーピングされていても、その後のマスクを使ったイオン注入工程で第1の導電型の不純物を導入することにより、所望の第1の導電型に確実にドーピングすることができる。

【図面の簡単な説明】

【図1】本発明の原理を説明する図である。

【図2】本発明の第1実施例を説明する図（その一）である。

【図3】本発明の第1実施例を説明する図（その二）である。

【図4】本発明の第2実施例を説明する図（その一）である。

【図5】本発明の第2実施例を説明する図（その二）である。

【図6】本発明の第2実施例を説明する図（その三）である。

【図7】本発明の第3実施例を説明する図（その一）である。

【図8】本発明の第3実施例を説明する図（その二）である。

【図9】本発明の第3実施例を説明する図（その三）である。

【図10】従来の液晶表示装置におけるTFTの形成方法を説明する図である。

【図11】従来のLDD構造を有するトランジスタの形

14

成方法を説明する図である。

【符号の説明】

10, 20, 30 透明基板

11A, 11B, 21A, 21B, 31A, 31B ポリシリコンパターン

11a, 11b, 21a, 21b, 21c, 21d, 31a, 31b, 31c, 31d n型領域

11a', 11b', 21a', 21b', 21c', 21d', 31a', 31b', 31c', 31d'

10 n<sup>+</sup>型領域

11c, 11d, 21e, 21f, 31c, 31f チャネル領域

11e, 11f, 21g, 21h, 31g, 31h p型領域

12, 22, 32 SiO<sub>2</sub>膜

12A, 12B, 22A, 22B, 32A, 32B ゲート酸化膜

13A, 13B, 23A, 23B, 33A, 33B ゲート電極

20 13a, 13b, 23a, 23b, (23A)○, (23B)○, 33a, 33b, (33A)○, (33B)○

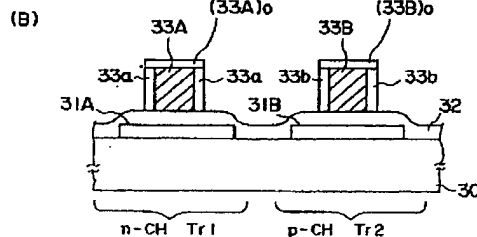
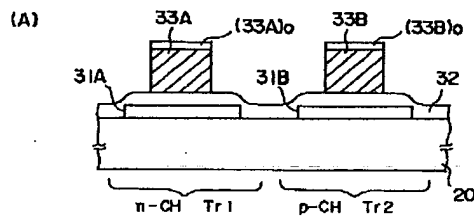
○ 陽極酸化膜

14A, 14B, 24A, 34A レジストパターン

15a, 15b 側壁酸化膜

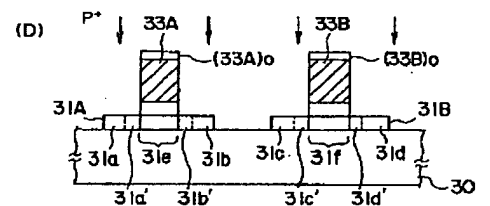
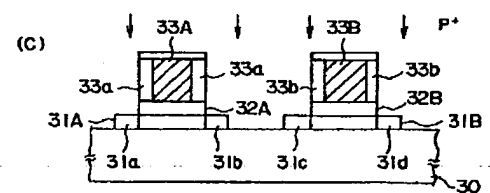
【図4】

本発明の第2実施例を説明する図（その一）



【図5】

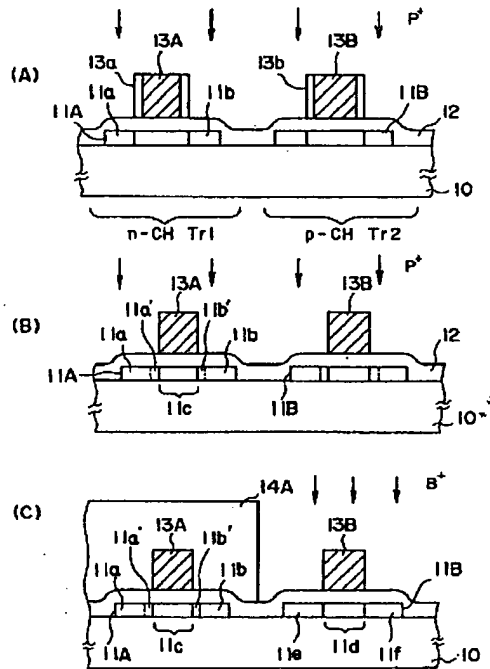
本発明の第2実施例を説明する図（その二）





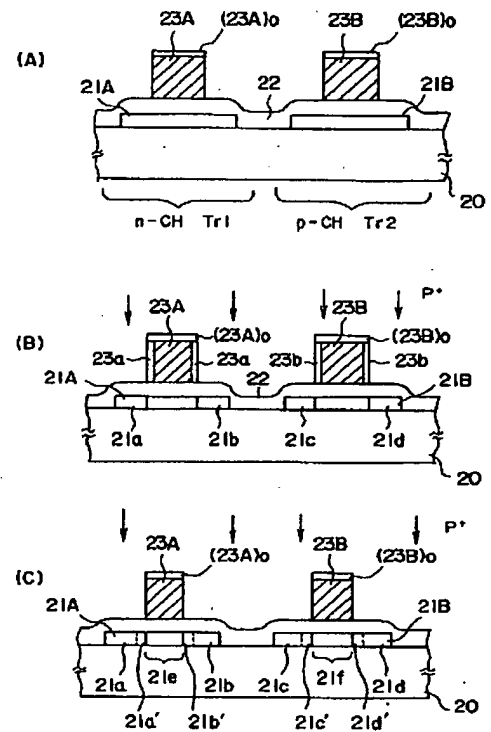
【図1】

本発明の原理を説明する図



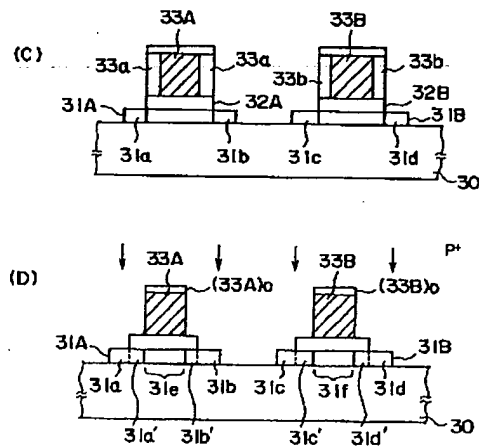
【図2】

本発明の第1実施例を説明する図(その一)



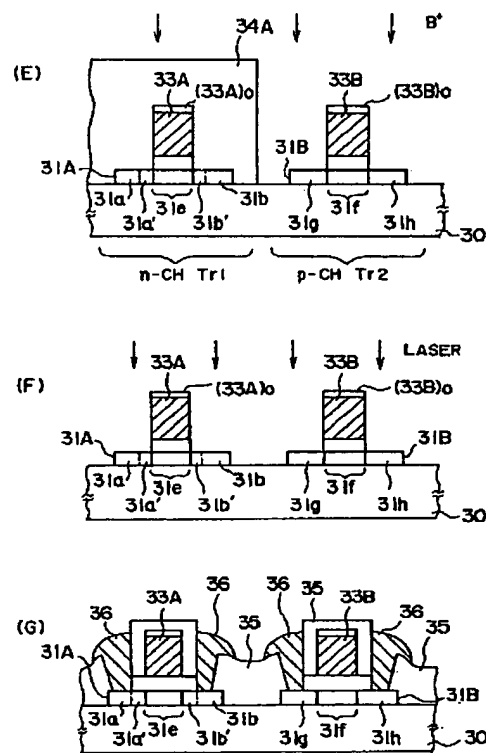
【図8】

本発明の第3実施例を説明する図(その二)



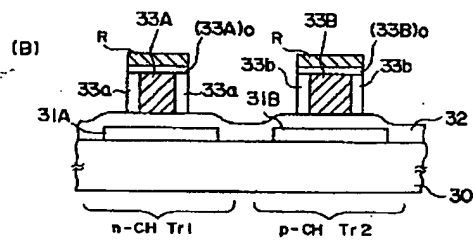
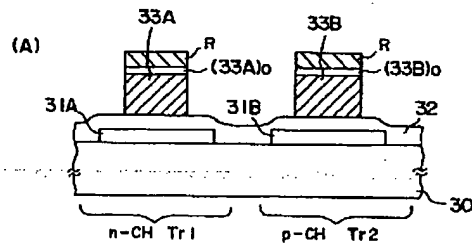
【図 6】

本発明の第2実施例を説明する図（その三）



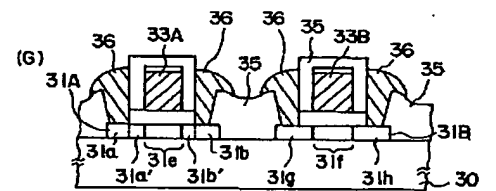
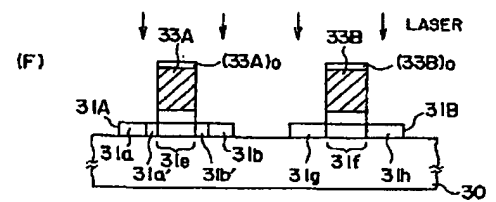
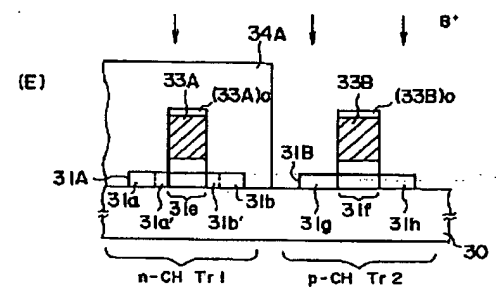
【図7】

本発明の第3実施例を説明する図（その一）



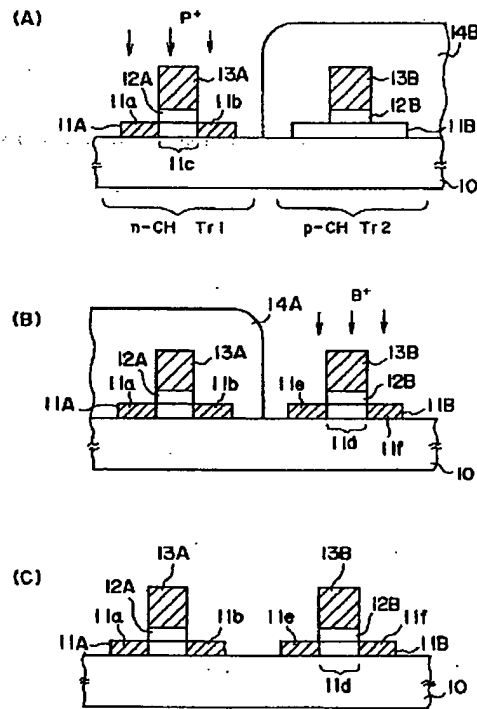
【図9】

本発明の第3実施例を説明する図（その三）



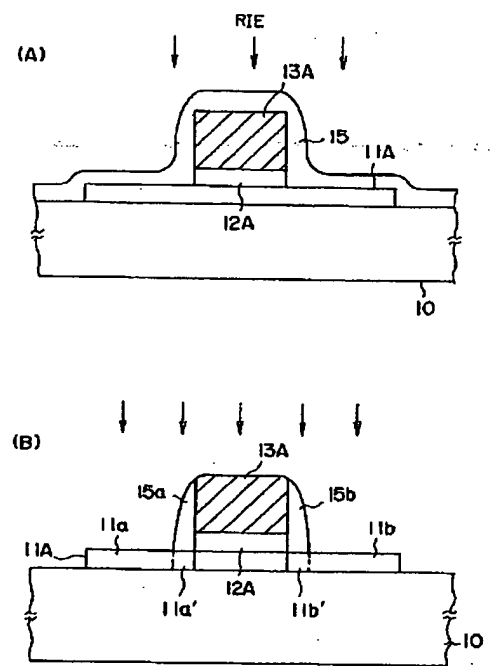
【図10】

従来の液晶表示装置におけるTFTの形成方法を説明する図



【図11】

従来のLDD構造を有するトランジスタの形成方法を説明する図



フロントページの続き

(51)Int. Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 29/78

6 1 7 W

(72)発明者 魚地 秀貴

神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内